

⑨ 日本国特許庁 (J P)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭63-292711

⑬ Int. Cl.⁴

H 03 F 3/60
3/68

識別記号

庁内整理番号

6658-5J
Z-6658-5J

⑭ 公開 昭和63年(1988)11月30日

審査請求 未請求 発明の数 1 (全8頁)

⑮ 発明の名称 分布型増幅器

⑯ 特 願 昭62-125764

⑰ 出 願 昭62(1987)5月25日

⑱ 発 明 者 永 友 和 雄 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内

⑲ 発 明 者 志 垣 雅 文 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内

⑳ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

㉑ 代 理 人 弁理士 柏谷 昭司 外1名

明 細 書

1 発明の名称

分布型増幅器

2 特許請求の範囲

(1). 入力側のマイクロストリップライン (1) と、出力側のマイクロストリップライン (2) との間に、複数個のトランジスタ (3-1~3-n) が接続された分布型増幅器に於いて、帰還回路 (4) を所定段に設けたことを特徴とする分布型増幅器。

(2). 前記帰還回路 (4) は、段間の前記マイクロストリップライン (1, 2) による結合回路によって形成されていることを特徴とする特許請求の範囲第1項記載の分布型増幅器。

3 発明の詳細な説明

(概要)

複数個のトランジスタからなる分布型増幅器に於いて、帰還回路を設けて高域特性を改善し、周波数特性の広帯域化を図るものである。

(産業上の利用分野)

本発明は、広帯域増幅特性を有する分布型増幅器に関するものである。

複数個のトランジスタを入力端子と出力端子との間に接続した分布型増幅器は、広帯域化が容易であるから、マイクロ波信号の増幅器として使用されている。このような分布型増幅器の高域特性を更に改善することが要望されている。

(従来の技術)

従来の分布型増幅器は、例えば、マイクロ波用の4個の電界効果トランジスタを用いた場合、第9図に示す構成を有するものであり、INは入力端子、OUTは出力端子、41, 42はマイクロストリップライン、43-1~43-4は電界効果トランジスタ、45, 46は終端抵抗、47はマイクロストリップライン41, 42のインダクタンス成分、48はコンデンサである。電界効果トランジスタ43-1~43-4のゲートは、入力端子IN側のマイクロストリップライン41に接続され、ソースは接地され、ドレインは出力端

子OUT側のマイクロストリップライン42に接続されている。

従って、マイクロストリップライン41、42のインダクタンス成分47と、電界効果トランジスタ43-1~43-4のゲート・ソース間容量 C_{gs} 及びドレイン・ソース間容量 C_{ds} をキャパシタンスとするローパスフィルタを基本回路とした構成となり、入力端子INに加えられたマイクロ波信号が、マイクロストリップライン41を伝搬する過程に於いて、各電界効果トランジスタ43-1~43-4により増幅され、マイクロストリップライン42を伝搬して出力端子OUTに導出される。

第10図は第9図の回路の要部のパターンの説明図であり、入力端子INに接続されたマイクロストリップライン41に、各電界効果トランジスタ43-1~43-4のゲート電極Gが所定間隔で接続され、出力端子OUTに接続されたマイクロストリップライン42に、各電界効果トランジスタ43-1~43-4のドレイン電極Dが所定

間隔で接続され、ソース電極Sは隣接する電界効果トランジスタに対して共通となっており、ビアホール等を介して接地されている。尚、終端に関する構成は省略してある。

第9図及び第10図は4個の電界効果トランジスタからなる場合であるが、更に多数の電界効果トランジスタを設けた多段構成とすることもできるものである。

〔発明が解決しようとする問題点〕

前述のように、分布型増幅器は、ローパスフィルタを基本回路として構成されているものであるから、高域では、ローパスフィルタのカットオフ周波数の制限を受けて、インピーダンス特性が劣化し、且つアイソレーションの劣化も生じて、利得が低下することになる。従って、所望の広帯域特性を得ることができない欠点があった。

本発明は、簡単な構成により広帯域特性が得られるようにすることを目的とするものである。

〔問題点を解決するための手段〕

本発明の分布型増幅器は、帰還回路を設けたも

のであり、第1図を参照して説明する。

入力端子INに接続されたマイクロストリップライン1と、出力端子OUTに接続されたマイクロストリップライン2とに複数個のトランジスタ3-1~3-nを接続して分布型増幅器を構成すると共に、所定段に帰還回路4を設けたものであり、電界効果トランジスタ3-1~3-4を用いた場合は、ゲートを入力端子側のマイクロストリップライン1に所定間隔で接続し、ドレインを出力端子側のマイクロストリップライン2に所定間隔で接続し、ソースを接地する。そして、帰還回路4として、マイクロストリップライン1、2による結合回路を電界効果トランジスタ3-2、3-3間に形成する。なお、マイクロストリップライン1、2は終端抵抗5、6により終端され、インダクタンス成分7を有するものである。又8はコンデンサである。

〔作用〕

帰還回路4により出力信号の一部が入力側へ帰還され、その帰還回路4の周波数特性及び帰還量

を選定することにより、高域特性を改善することができる。又所望の周波数特性を得ることも可能となる。

〔実施例〕

以下図面を参照して本発明の実施例について詳細に説明する。

第1図は本発明の第1実施例の回路図であり、前述のように、4個の電界効果トランジスタ3-1~3-4を設けた場合を示し、入力端子INと出力端子OUTとにそれぞれインダクタンス成分7を有するマイクロストリップライン1、2を接続して、終端抵抗5、6で終端し、各電界効果トランジスタ3-1~3-4のゲートを、入力端子IN側のマイクロストリップライン1に所定間隔で接続し、ドレインを出力端子OUT側のマイクロストリップライン2に所定間隔で接続し、ソースを接地する。

又電界効果トランジスタ3-2、3-3間のマイクロストリップライン1、2を、所定間隔で所定長近接させて、電界結合を行う結合回路を形成

し、その結合回路により出力信号の一部を入力側へ帰還する帰還回路4を構成する。又各電界効果トランジスタ3-1~3-4のドレインにコンデンサ8を接続する。

従って、入力端子INに加えられた高周波信号は、マイクロストリップライン1を伝搬して順次電界効果トランジスタ3-1~3-4のゲートに加えられ、終端抵抗5により無反射終端される。又電界効果トランジスタ3-1~3-4のゲートに加えられた高周波信号は増幅されてドレインから出力され、マイクロストリップライン2を伝搬して合成され、合成された増幅出力信号は出力端子OUTから出力される。又帰還回路4により出力信号の一部が入力側へ帰還される。

増幅率Aの増幅器に帰還率βの帰還をかけると、その増幅器の増幅率A'は、 $A' = A / (1 - \beta \cdot A)$ となるから、増幅率Aを一定とみた時、全体の増幅率A'の周波数特性は、帰還回路4の周波数特性に依存することになる。前述の結合回路は、ハイパスフィルタとしての特性を有するも

のであるから、この結合回路を帰還回路4とすることにより、高域に於ける帰還作用が生じて、高域特性が改善される。

第2図は第1図の回路図の要部のパターン説明図であり、第1図と同一符号は同一部分を示し、Gはゲート電極、Sはソース電極、Dはドレイン電極である。電界効果トランジスタ3-2、3-3のソース電極Sは相互に分離されており、それらのソース電極S間に、マイクロストリップライン1、2による結合回路が形成されている。この結合回路により出力信号が入力側へ帰還される帰還回路4が形成されるものである。その場合、分離されたソース電極S(結合回路側のソース電極S)を省略して、帰還回路4を形成する為のスペースを広くすることもできる。又結合回路の結合長や結合間隔は、帰還量を考慮して選定されるものであり、結合長は、例えば、2~20GHz帯で数100μm程度に選定されている。尚、終端に関する構成は省略してある。

第3図は前述の実施例の周波数特性曲線図であ

り、曲線aは第1図に示す本発明の第1実施例の周波数特性を示し、曲線bは第9図に示す従来例の周波数特性を示す。即ち、従来例に於いては、17GHz近傍から利得が低下しているが、本発明の実施例によれば、20GHz近傍まではほぼ平坦な特性となり、従来例に比較して広帯域化できることが判る。

第4図は本発明の第2実施例の回路図であり、8個の電界効果トランジスタ13-1~13-8を用いた8段構成の分布型増幅器の場合を示す。同図に於いて、INは入力端子、11、12はマイクロストリップライン、14-1~14-3は結合回路、15、16は終端抵抗、17はインダクタンス成分、18はコンデンサ、OUTは出力端子である。この実施例は、2~5段目の電界効果トランジスタ13-2、13-3、13-4、13-5間に、それぞれマイクロストリップライン11、12による結合回路14-1、14-2、14-3を形成して、帰還回路としたものである。

複数の結合回路14-1~14-3により、出力信号が入力側へ帰還されるもので、各結合回路14-1~14-3の結合量を小さくしても、所望の帰還量を得ることができる。

この実施例に於ける電極パターンも、第2図に示す場合と同様に、ソース電極を分離したスペースに、マイクロストリップライン11、12による結合回路を形成することになる。

第5図は周波数特性曲線図であり、従来例の周波数特性と比較して示すものである。即ち、曲線cは第4図に示す本発明の第2実施例の周波数特性曲線、曲線dは結合回路14-1~14-3を有しない従来例の8段構成の分布型増幅器の周波数特性曲線を示す。従来例に於いては11GHz付近から利得が低下し、20GHz近傍では0となるが、帰還回路を設けた本発明の第2実施例によれば、約20GHz近傍まで平坦な特性とすることができた。なお、第3図に示す周波数特性は4段構成の分布型増幅器についてのものであるから、約4dBの利得であるが、第5図に示す周波

数特性は、2倍の8段構成の分布型増幅器についてのものであるから、利得も約2倍の8dB程度となっている。

第6図は本発明の第3実施例の回路図であり、2段目と3段目、4段目と5段目とのそれぞれの電界効果トランジスタ23-2、23-3間及び23-4、23-5間に、マイクロストリップライン21、22による結合回路24-1、24-2を形成した場合を示す。又INは入力端子、OUTは出力端子、23-1~23-8は電界効果トランジスタ、25、26は終端抵抗、27はインダクタンス成分、28はコンデンサである。

前述の第2実施例と比較すると、3段目と4段目との電界効果トランジスタ間の結合回路を省略した構成に相当し、同一の結合回路を用いた場合には、帰還量が小さくなる。その周波数特性は、第7図に示すように、16GHz程度まで平坦となり、それ以上の周波数に於ける利得は急激に低下する特性となるから、所要帯域以上を減衰させるフィルタと増幅器とを組合せた特性とすること

ができる。

第8図は本発明の第4実施例の回路図であり、第9図に示す従来例の分布型増幅器と同様に、入力端子INに接続されたマイクロストリップライン31に電界効果トランジスタ33-1~33-4のゲートを接続し、出力端子OUTに接続されたマイクロストリップライン32に電界効果トランジスタ33-1~33-4のドレインを接続し、ソースを接地した4段構成の分布型増幅器であって、電界効果トランジスタ33-3からその前段の電界効果トランジスタ33-2へ、インダクタンス39とコンデンサ40とを介して帰還するものである。なお、35、36は終端抵抗、37はマイクロストリップライン31、32のインダクタンス成分、38はコンデンサである。

このように、マイクロストリップラインによる結合回路によって帰還回路を構成する代わりに、インダクタンス39やコンデンサ40等からなる帰還回路を設けることができるもので、前述のように、8段構成等の多段構成の分布型増幅器に於

いては、複数個所に帰還回路を設けることもできる。又電界効果トランジスタのみでなく、マイクロ波用のバイポーラ・トランジスタを用いて構成することも可能である。

(発明の効果)

以上説明したように、本発明は、複数個のトランジスタ3-1~3-nからなる分布型増幅器に於いて、所望の段に帰還回路4を設けたことにより、高域特性を改善することができるから、広帯域特性を容易に得ることができる。又帰還回路4の選定により、フィルタと組合せたような周波数特性とすることも可能となる。

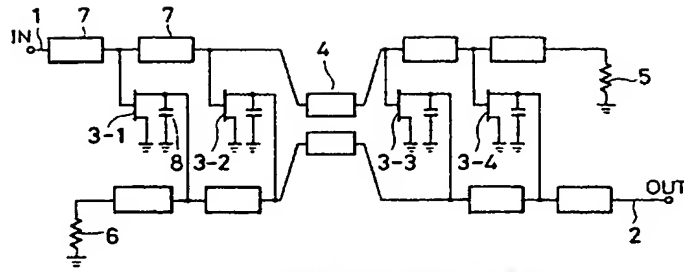
4 図面の簡単な説明

第1図は本発明の第1実施例の回路図、第2図は本発明の第1実施例のバターン説明図、第3図は本発明の第1実施例の周波数特性曲線図、第4図は本発明の第2実施例の回路図、第5図は本発明の第2実施例の周波数特性曲線図、第6図は本発明の第3実施例の回路図、第7図は本発明の第3実施例の周波数特性曲線図、第8図は本発明の

第4実施例の回路図、第9図は従来例の回路図、第10図は従来例のバターン説明図である。

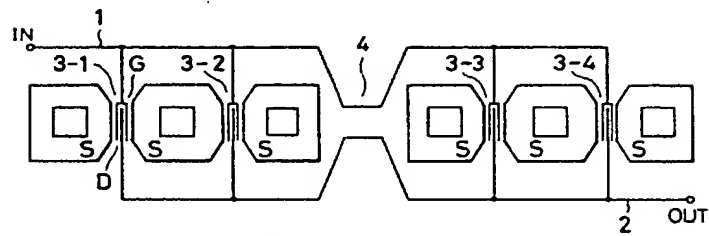
1、2はマイクロストリップライン、3-1~3-4は電界効果トランジスタ、4は帰還回路、5、6は終端抵抗、7はインダクタンス成分、8はコンデンサ、INは入力端子、OUTは出力端子である。

特許出願人 富士通株式会社
代理人弁理士 柏谷昭司
代理人弁理士 渡邊弘一



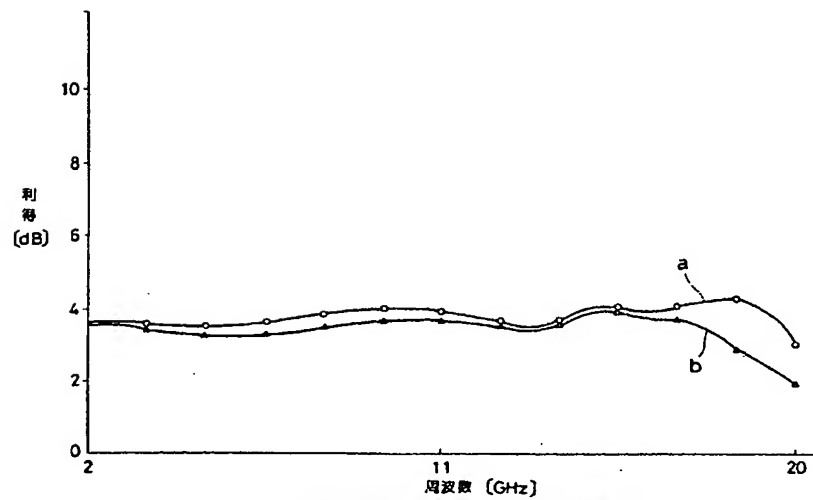
本発明の第1実施例の回路図

第1図



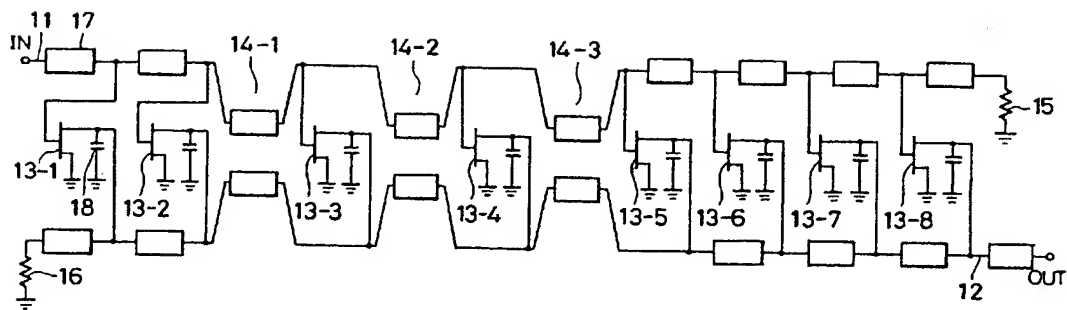
本発明の第1実施例のパターン説明図

第2図

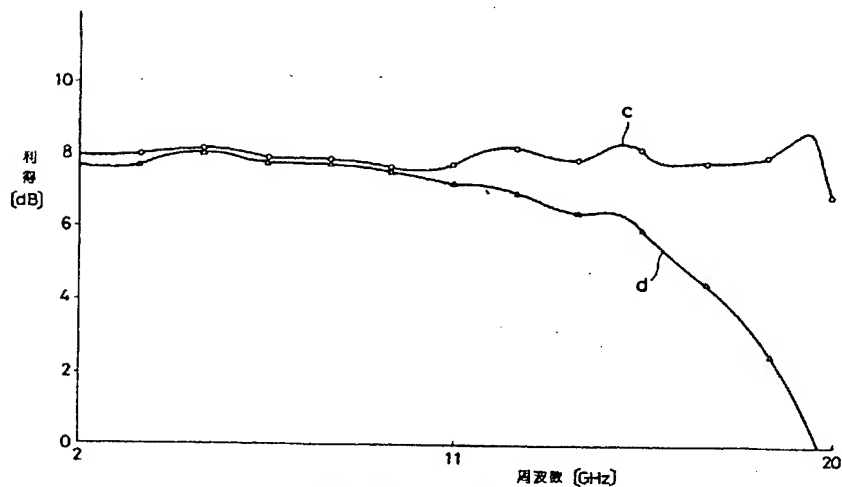


本発明の第1実施例の周波数特性曲線図

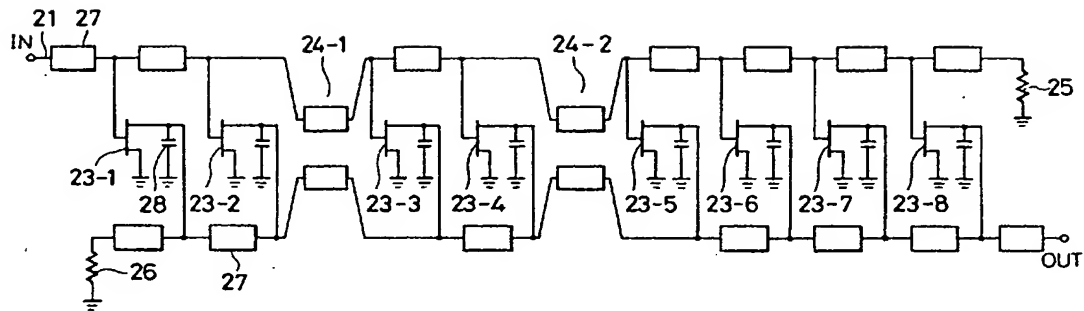
第3図



本発明の第2実施例の回路図
第 4 図

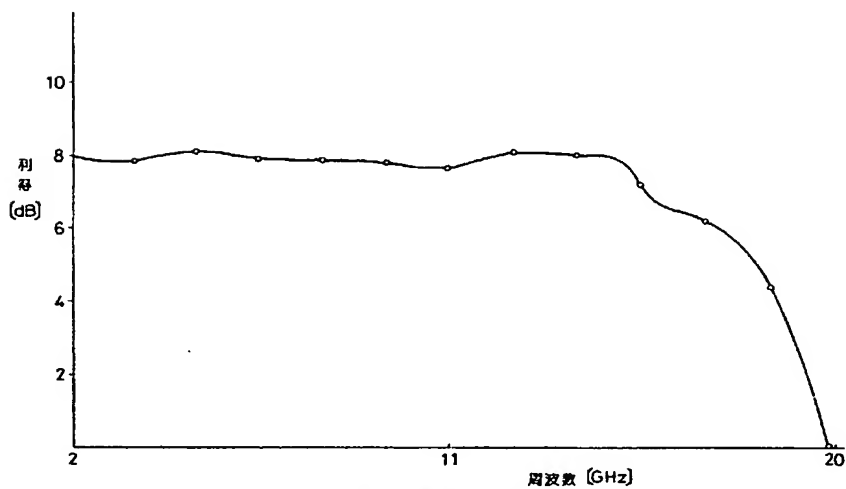


本発明の第2実施例の周波数特性曲線図
第 5 図



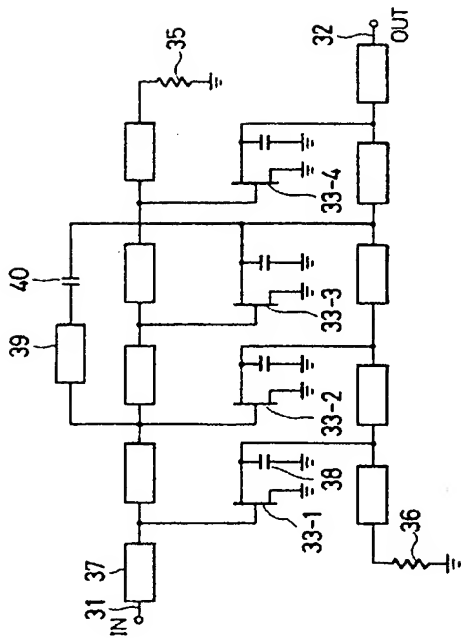
本発明の第3実施例の回路図

第 6 図



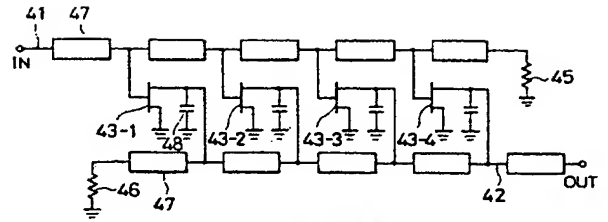
本発明の第3実施例の周波数特性曲線図

第 7 図

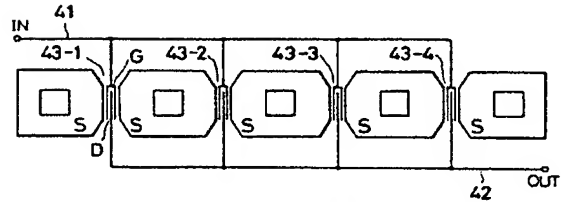


本発明の第4実施例の回路図

第8図



従来例の回路図
第9図



従来例のパターン説明図
第10図